

*** NOTICES ***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS**[Claim(s)]**

[Claim 1] In the manufacture approach of a semi-conductor thin film of making a semi-conductor thin film depositing on a substrate in a fission reactor based on the activated material gas containing silicon (Si) The clarification process which carries out clarification of the inside of said fission reactor by the cleaning gas containing a fluorine (F) before making said semi-conductor thin film deposit, The manufacture approach of the semi-conductor thin film characterized by providing the deposition process which the laminating of a nitriding coat or the nitrogen content oxide skin is carried out [process], and makes it deposit in said fission reactor on the semi-conductor coat which contains said silicon (Si) at least, and said semi-conductor coat.

[Claim 2] The manufacture approach of the semi-conductor thin film characterized by said semi-conductor coat having 200-1000A thickness in the manufacture approach of a semi-conductor thin film according to claim 1.

[Claim 3] The manufacture approach of the semi-conductor thin film characterized by having the thickness said whose nitriding coat or oxide skin is 50-1000A in the manufacture approach of a semi-conductor thin film according to claim 1.

[Claim 4] It is the manufacture approach of the semi-conductor thin film characterized by said material gas being activated by the plasma in the manufacture approach of a semi-conductor thin film according to claim 1.

[Translation done.]

* NOTICES *

JP0 and NCIP1 are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the manufacture approach of a semi-conductor thin film, especially relates to the manufacture approach of a useful semi-conductor thin film at barrier layers, such as a thin film transistor (TFT is called hereafter.).

[0002]

[Description of the Prior Art] Conventionally, a semi-conductor thin film is begun and CVD (Chemical Vapor Diposition) equipment is used for deposition of various thin films. What uses heat for activation of material gas, the thing using light, the thing using a plasma reaction, the thing using cyclotron resonance, etc. are further known by the CVD system. Since deposition of a thin film is possible with productivity homogeneously [plasma-CVD equipment] and comparatively sufficient especially, it is used in various fields.

[0003] Although such plasma-CVD equipment has various configurations, such as a thing which draws the material gas activated by the plasma reaction in a fission reactor, and is made to deposit on a substrate, or a thing which activates material gas in a fission reactor and is made to deposit on a substrate, the same thin film not only as a substrate top but a fission reactor wall etc. accumulates anyway. If the film adhering to this fission reactor wall and electrode plate becomes thick, when the film exfoliates, particle occurs and it has become the factor which reduces the yield of a product.

[0004]

[Problem(s) to be Solved by the Invention] Since it is such, it responds to extent of the thickness of the unnecessary coat deposited on a fission reactor wall etc. an adhesion-proof board, an electrode plate, etc. in a fission reactor are carried out exchange and clarification -- or 4 **-ized carbon (CF4) -- Removing the unnecessary film which introduces fluorine system cleaning gas, such as 3 **-ized nitrogen (NF3), and carrier gas, such as an argon (Ar), in a fission reactor, is made to generate the plasma, and is deposited on a fission reactor wall is known. Furthermore, after making the inside of a fission reactor into clarification, while carrying out exhaust air removal of the impurity in a fission reactor by passing through a nitriding coat or the so-called precoat process on which the same semi-conductor coat is made to deposit when membranes are actually formed to a fission reactor wall, without arranging a substrate before actual membrane formation, the technique in which the impurity from a fission reactor wall prevents having a bad influence on actual membrane formation is known for JP,63-215037,A, JP,63-267430,A, etc.

[0005] However, if the mobility of the semi-conductor thin film formed in early stages was low compared with the semi-conductor thin film formed after it and it was in TFT using the formed semi-conductor thin film as a barrier layer even if passed through the precoat process by the nitriding coat, there was a trouble that a threshold electrical potential difference was not controlled at request within the limits. Moreover, in a semi-conductor coat, there was a trouble that particle increased by this precoat.

[0006] It accomplishes in view of the above-mentioned technical technical problem, manufacture dispersion is suppressed, and this invention aims at offering the manufacture approach of the

semi-conductor thin film which can be manufactured with the sufficient manufacture yield.

[0007]

[Means for Solving the Problem] In the manufacture approach of a semi-conductor thin film of making a semi-conductor thin film depositing on a substrate in a fission reactor based on the activated material gas with which invention indicated by claim 1 contains silicon (Si) The clarification process which carries out clarification of the inside of said fission reactor by the cleaning gas containing a fluorine (F) before making said semi-conductor thin film deposit, It is characterized by providing the deposition process which the laminating of a nitriding coat or the nitrogen content oxide skin is carried out [process], and makes it deposit in said fission reactor on the semi-conductor coat which contains said silicon (Si) at least, and said semi-conductor coat.

[0008] Invention indicated by claim 2 is characterized by said semi-conductor coat having 200-1000A thickness in the manufacture approach of a semi-conductor thin film according to claim 1.

[0009] Invention indicated by claim 3 is characterized by having the thickness said nitriding coat or whose nitrogen content oxide skin is 50-1000A in the manufacture approach of a semi-conductor thin film according to claim 1. Invention indicated by claim 4 is characterized by said material gas being activated by the plasma in the manufacture approach of a semi-conductor thin film according to claim 1.

[0010]

[Function] According to the clarification process which carries out clarification by the cleaning gas containing a fluorine (F), the fluorine (F) adhering to a fission reactor wall, an electrode, or a susceptor in a fission reactor etc. will affect especially the property of a semi-conductor thin film. then, even if it be immediately after washing by carry out absorption removal of the effect of the fluorine (F) which remain in a fission reactor efficiently, and perform actual membrane formation after make a nitriding coat or a nitrogen content oxide skin deposit in a fission reactor by cleaning gas on a coat with easy clarification, i.e., the semi-conductor coat and the semi-conductor coat containing silicon (Si), moreover, it found out that manufacture of the semi-conductor thin film excellent in the property be attained, and it resulted in this invention.

[0011] It is because the impurity with which this semi-conductor coat carries out the trap of the impurity mainly concerned with the fluorine (F) which remains in a fission reactor well into the film, and remains in a fission reactor by this can be made to decrease sharply to make the semi-conductor coat containing silicon (Si) deposit. It is not necessary to make the presentation same as this semi-conductor coat as the semi-conductor thin film which actually forms membranes, then piping, etc. increase. Moreover, in order to fully carry out the trap of the impurity which remains in a fission reactor, it is desirable to consider as thickness 200A or more, and if a semi-conductor coat is especially 300A or more, it is enough. However, if thickness becomes thick too much, since it is necessary to perform a washing process frequently, it is desirable that it is 1000A or less.

[0012] Moreover, if it is in this invention, it is making to carry out the laminating of a nitriding coat or the nitrogen content oxide skin on the above-mentioned semi-conductor coat into indispensable requirements. Laminating arrangement of a nitriding coat or the nitrogen content oxide skin is carried out on a semi-conductor coat for causing the trouble that a semi-conductor coat front face oxidizes in the condition [**** / un-], and becomes easy to carry out film exfoliation, even if it is among a vacuum, and if the semi-conductor coat containing silicon (Si) is exposed, since oxidation of a semi-conductor coat front face is prevented, it needs to carry out the laminating of a nitriding coat or the nitrogen content oxide skin.

[0013] Thus, after carrying out clarification by cleaning gas, the trouble described above for the first time is solved by carrying out the laminating of a semi-conductor coat and a nitriding coat, or the nitrogen content oxide skin at least.

[0014] It is not necessary to use this nitriding coat or a nitrogen content oxide skin as a thick film that what is necessary is just to have covered so that a semi-conductor coat may not be exposed. When antioxidizing of a semi-conductor coat front face is taken into consideration, considering as 50A or more is desirable, and if thickness becomes thick too much too, since it is

necessary to perform a washing process frequently, it is desirable that it is 1000A or less.

[0015] In this invention, for clarification by cleaning gas Although heat, light, a plasma reaction, or cyclotron resonance can be similarly used for activation of the material gas which can use suitably heat, light, a plasma reaction, or cyclotron resonance, and contains silicon (Si) suitably Since deposition of a thin film is possible for the technique of using a plasma reaction especially with homogeneously and comparatively sufficient productivity, it is useful to deposition of the semi-conductor thin film containing silicon (Si).

[0016] Moreover, after carrying out clarification by cleaning gas as indicated by JP,63-215037,A or JP,63-267430,A, clarification of the inside of a fission reactor may be carried out more nearly further than the hydrogen plasma etc.

[0017]

[Example] Hereafter, the manufacture approach of the semi-conductor thin film of one example of this invention is explained with reference to a drawing. semi-conductor thin-film-fabrication equipment (101) with which drawing 1 is used for this example an outline block diagram -- it is -- this semi-conductor thin-film-fabrication equipment (101) The CVD membrane formation system (111) equipped with the fission reactor constituted by the aluminum (aluminum) which an alumina (aluminum 2O3) is put on a front face, and changes, CVD membrane formation system (111) A silane (SiH4), hydrogen (H2), The material gas supply system (151) which supplies each material gas of nitrogen (N2) and ammonia (NH3) through bulb (151a) - (151d), respectively, CVD membrane formation system (111) 3 --ized nitrogen (NF3) and an argon (Ar), respectively Bulb (161a), (161b) The cleaning gas supply system (161) minded and supplied, CVD membrane formation system (111) Dry pump (173) which exhausts inside through a bulb (171a) from -- the exhaust air system (171) constituted and electrical power system (181) which supplies high-frequency voltage to a CVD membrane formation system (111) It has.

[0018] this CVD membrane formation system (111) ***** -- with reference to the outline sectional view of drawing 2 , it explains to a detail further. CVD membrane formation system (111) Concave upper receipt object (121) supported by drawing Nakagami down movable Upper receipt object (121) Agreeing receipt-under concave object (131) from -- fission reactor (113) which changes and consists of aluminum (aluminum), respectively It has. Upper receipt object (121) The introductory hole (123) which introduces material gas into a upper wall center section, and bottom receipt object (131) In a side attachment wall, it is an exhaust air system (171). Exhaust hole connected (133) It is formed.

[0019] and upper receipt object (121) **** -- introductory hole (123) from -- the material gas introduced -- fission reactor (113) Blowdown hole (143) which homogeneity is made to diffuse inside While having It is an electrical power system (181) electrically. Gas installation electrode which consists of the aluminum (aluminum) which the alumina (aluminum 2O3) which is connected and functions also as one electrode is put on a front face, and changes (141) It is supported.

[0020] Moreover, bottom receipt object (131) Susceptor which consists of the aluminum (aluminum) which it is supported upwards, and the alumina (aluminum 2O3) which can arrange a substrate on a 1 main front face is put on a front face, and changes (145) It has. This susceptor (145) Heater which can control substrate temperature (147) It prepares for the interior and is a gas installation electrode (141). It connects with the electrode of another side which counters, and the ground potential to accomplish. And this susceptor (145) A 1 main front-face top and mask (149) A substrate (11) is fixed.

[0021] Such [below] semi-conductor thin-film-fabrication equipment (101) The manufacture approach of the used active matrix liquid crystal display is explained. This uses a 360mmx465mm glass substrate so that the array substrate which constitutes the active matrix liquid crystal display equipped with the 9.5 inches viewing area may be extracted four pieces from one glass substrate.

[0022] First, as shown in drawing 3 (a), the coat of a molybdenum tantalum (MoTa) is formed on the 1 principal plane of a 360mmx465mm glass substrate (11). Pattern NINGU of this is carried out at the shape of two or more stripe, and it is a gate electrode (13a). And gate electrode (13a) It is an auxiliary capacity line (13b) to the scanning-line (not shown) list of one. It forms.

Furthermore, a gate electrode (13a) and an auxiliary capacity line (13b) It is the silicon oxide (SiO_2) film (15a) as gate dielectric film upwards. It deposits.

[0023] This gate electrode (13a) and auxiliary capacity line (13b) And silicon oxide film (15a) Although the arranged glass substrate (11) is not illustrated, it is the conveyance furnace from an introductory furnace, and a conveyance furnace to a fission reactor (113). It leads.

[0024] A glass substrate (11) is a gate electrode (13a) and an auxiliary capacity line (13b). And silicon oxide film (15a) The arranged main front face is a gas installation electrode (141), as shown in drawing 2. It is a susceptor (145) so that it may counter. It arranges upwards and is a mask (149) on it. It arranges. And it is a fission reactor (113) as reactant gas about the silane (SiH_4) of the flow rate of 200sccm(s), the ammonia (NH_3) of the flow rate of 1000sccm, and the nitrogen (N_2) of the flow rate of 7000sccm. While introducing inside, it is a fission reactor (113). Inside is maintained to 1Torr. Moreover, it is a heater (147) to coincidence. Heated susceptor (145) The upper substrate (11) temperature is raised to 330 degrees C. and electrical power system (181) from -- gas installation electrode (141) The high-frequency voltage of 1300W is supplied, plasma excitation of a silane (SiH_4) and the ammonia (NH_3) is carried out by this, and silicon nitride (SiNX) is made to deposit in 500A thickness as gate dielectric film of a two-layer eye on a substrate (11).

[0025] then -- as reactant gas -- the silane (SiH_4) of the flow rate of 400sccm(s), and the hydrogen (H_2) of the flow rate of 1400sccm -- gas -- switching -- fission reactor (113) while introducing inside -- substrate (11) temperature -- 330 degrees C -- controlling -- further -- the high-frequency power of 150W is supplied and amorphous silicon (a-Si:H) is made to deposit in 500A thickness as a semi-conductor thin film on silicon nitride (SiNx) In addition, even if it faces deposition of amorphous silicon (a-Si:H), the inside of a fission reactor (11) is maintained to 1Torr.

[0026] As reactant gas, again The silane of the flow rate of 200sccm(s) (SiH_4). It is a fission reactor (113) about the nitrogen (N_2) of the flow rate of 7000sccm(s) as the ammonia (NH_3) of the flow rate of 1000sccm(s), and carrier gas. While introducing inside Substrate (11) temperature is controlled at 330 degrees C, and also the high-frequency voltage of 1300W is supplied, and silicon nitride (SiNX) is made to deposit in 3000A thickness as a channel protective coat. In addition, deposition of silicon nitride (SiNX) is faced and it is ***** (113). Inside is maintained to same 1Torr.

[0027] As shown in drawing 3 (b) as mentioned above, it is silicon oxide (15a) as gate dielectric film of the 1st layer. After making three layers of the silicon nitride film (15b) / semi-conductor thin film (17) / channel protective coat (19) continue and deposit on the included substrate (11). Fission reactor shown in drawing 2 (113) They are 50mTorr(s) about inside. Although not decompressed and illustrated, it leads to a discharge furnace through the conveyance furnace in this reduced pressure condition and the same reduced pressure condition.

[0028] Then, as shown in drawing 3 (c), while carrying out patterning of the semi-conductor thin film (17) to the shape of an island and considering as a barrier layer (18), it is a gate electrode (13a). It is a gate electrode (13a) by the rear-face exposure used as the mask. The channel protective coat (20) by which self align was carried out is formed.

[0029] Then, as shown in drawing 3 (d), patterning of the ITO (Indium Tin Oxide) is formed and carried out, and a pixel electrode (21) is formed. Moreover, n+ The amorphous silicon (a-Si:H) of a mold is deposited, and after carrying out patterning to the shape of an island and forming the low resistance semi-conductor film (25), the conductor layer (29) of the three-tiered structure of molybdenum (Mo), aluminum (aluminum), and molybdenum (Mo) is deposited.

[0030] Then, while reaching the low resistance semi-conductor film (25) on a channel protective coat (20) and cutting a conductor layer (29), a source electrode (31), and the signal line (33) and the drain electrode (35) of one which carry out pattern NINGU of the conductor layer (29), and are connected to a pixel electrode (21) are constituted, respectively.

[0031] Although not illustrated using the array substrate constituted as mentioned above, an opposite substrate and predetermined spacing are separated according to a conventional method, a liquid crystal constituent is poured in and closed between lamination and a substrate, and a liquid crystal panel is constituted. Furthermore, while connecting a liquid crystal panel and

the drive circuit board electrically, when required, the polarizing plate was stuck on the liquid crystal panel outside surface, and the liquid crystal display was completed.

[0032] By the way, in this example, the following actuation is performed in advance of the continuation membrane formation of three layers of the above-mentioned silicon nitride film (15b) / semi-conductor thin film (17) / channel protective coat (19).

[0033] Namely, fission reactor shown in drawing 2 (113) A wall, a gas installation electrode (141), a susceptor (145), and mask (149) Previous amorphous silicon (a-Si:H) and the previous silicon nitride (SiNX) in a membrane formation process have accumulated on the front face over two or more layers.

[0034] Such a fission reactor (113) A wall, a gas installation electrode (141), and susceptor (145) And mask (149) If the thickness of the amorphous silicon (a-Si:H) deposited on a front face or silicon nitride (SiNX) increases, mixing as a wafer into the film etc. will arise in the middle of membrane formation, and the fall of the manufacture yield will be invited to it. Especially, they are a gas installation electrode (141) and a susceptor (145). The field adjacent to the reaction space across which it faces in between, for example, a gas installation electrode, (145) The main front face and mask (149) The unnecessary coat deposited on a front face etc. poses a problem.

[0035] For this reason, when the thickness of the unnecessary coat in the field adjacent to reaction space increases, fission reactor (113) a wall — cleaning gas supply system (161) from — the 3 **-ized nitrogen (NF₃) of the flow rate of 700sccm(s), and the argon (Ar) of the flow rate of 100sccm(s) — respectively — a bulb (161a) — (161b) It minds, while supplying, clarification of the high-frequency voltage of 1500W is supplied and carried out for 10 minutes, and it is a fission reactor (113). A wall, a gas installation electrode (141), and susceptor (145) And mask (149) Plasma cleaning removes a surface unnecessary coat.

[0036] And amorphous silicon (a-Si:H) and silicon nitride (SiNX) are made to deposit on the same conditions as the process of actual membrane formation after this plasma cleaning. In addition, the thickness of an amorphous silicon coat and a silicon nitride coat is a susceptor (145), respectively. It carried out so that it might become 300Å and 50Å in a top. (Therefore, the outside of reaction space, for example, a fission reactor, (113) Although it is a thin film further if it is in a wall, the thickness of the amorphous silicon coat in reaction space and a silicon nitride coat should just be controlled at request within the limits.)

[0037] After passing through such a process, continuation membrane formation of three layers of the above-mentioned silicon nitride film (15b) / semi-conductor thin film (17) / channel protective coat (19) is carried out. And in this example, after passing through 10 cycle by making the above-mentioned continuation membrane formation of three layers into 1 cycle, the plasma cleaning process and the precoat process were carried out again.

[0038] According to the above-mentioned example, the difference was not accepted to be the barrier layer (18) of TFT immediately after a plasma cleaning process to mobility by the barrier layer (18) of TFT after 9 cycle **** in a membrane formation process.

[0039] Moreover, TFT created without passing through a precoat process after the TFT(A) plasma cleaning process acquired according to the above-mentioned example (B), TFT created through the same precoat process as an example except not making a silicon nitride coat deposit after a plasma cleaning process (C), The place which measured the threshold electrical potential difference of TFT (D) created through the same precoat process as an example except not making an amorphous silicon coat deposit after a plasma cleaning process, respectively, TFT (A): It was 2V, TFT(B):5V, TFT(C):2V, and TFT(D):5V.

[0040] moreover, the manufacture middle of TFT (A) and TFT (C) — it is — susceptor (145) the place which measured the particle 3 microns or more which adheres upwards — the manufacture middle of TFT (C) — 0.08 piece/cm² it was — a thing — the TFT(A) manufacture middle — 0.05 piece/cm² It was able to be made to decrease below.

[0041] As mentioned above, according to this example, even if it was immediately after the clarification process, the stable film property was acquired and, moreover, the insulator layer suitable for a liquid crystal display and the cascade screen of amorphous silicon with the low particle yield in the middle of manufacture were able to be obtained compared with the former.

[0042] Although the example mentioned above explained taking the case of the plasma-CVD equipment of the parallel monotonous mold with which an electrode is arranged in parallel to the main front face of a substrate, and material gas is moreover perpendicularly irradiated to the main front face of a substrate, it is not limited to this.

[0043] Moreover, in a precoat process, although the amorphous silicon (a-Si:H) coat and the silicon nitride (SiNX) coat were explained taking the case of the case where a laminating is carried out, it may replace with a silicon nitride (SiNX) coat, and nitrogen content silicon oxide (SiON) may be used. In this case, material gas supply system (151) What is necessary is to add nitrous oxide (N₂ O), to carry out plasma excitation and just to deposit nitrous oxide (N₂ O), a silane (SiH₄), and nitrogen (N₂). Furthermore, it is good also considering a precoat process as 3 layer structures of a silicon nitride coat / amorphous silicon coat / silicon nitride coat.

[0044]

[Effect of the Invention] According to the manufacture approach of the semi-conductor thin film this invention, even if it is immediately after a clarification process, the stable film property is acquired and, moreover, the semi-conductor thin film suitable for a liquid crystal display with a low particle yield can be obtained compared with the former.

[Translation done.]

*** NOTICES ***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] Drawing 1 is the outline block diagram of the semi-conductor thin-film-fabrication equipment used for the manufacture approach of the semi-conductor thin film of one example of this invention.

[Drawing 2] Drawing 2 is the outline sectional view of the CVD membrane formation system of drawing 1 .

[Drawing 3] Drawing 3 is drawing showing the manufacture process of the semi-conductor thin film of one example of this invention.

[Description of Notations]

- (101) -- Semi-conductor thin-film-fabrication equipment
- (111) -- CVD membrane formation system
- (151) -- Material gas supply system
- (161) -- Cleaning gas supply system
- (171) -- Exhaust air system
- (181) -- Electrical power system

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

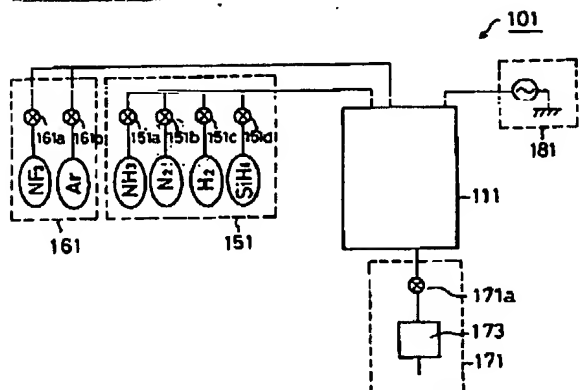
1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

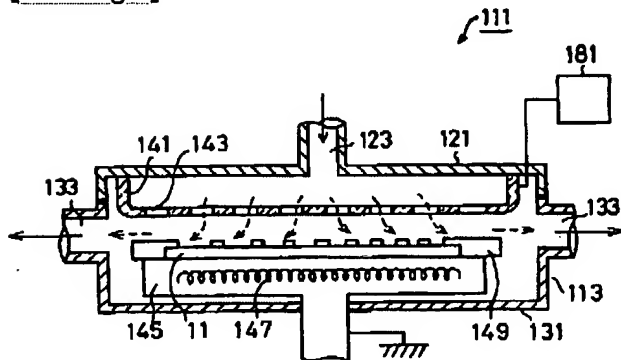
3.In the drawings, any words are not translated.

DRAWINGS

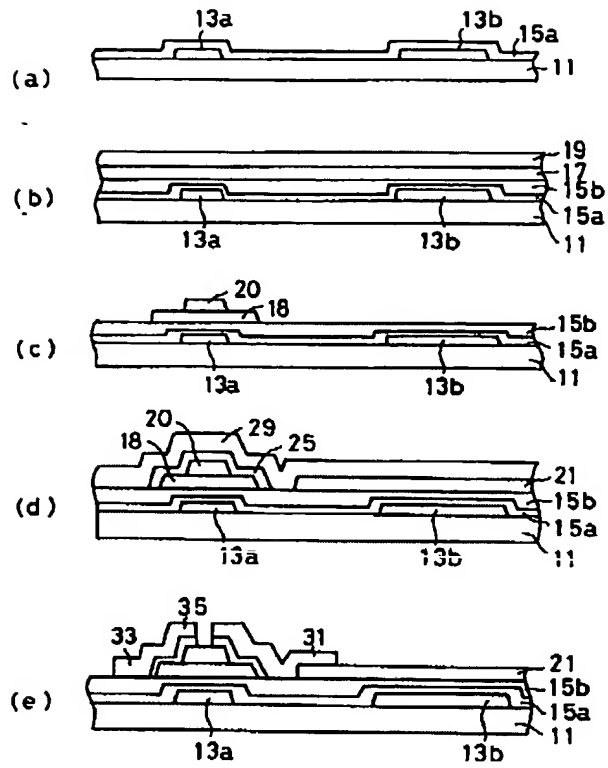
[Drawing 1]



[Drawing 2]



[Drawing 3]



[Translation done.]

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-055804

(43)Date of publication of application : 27.02.1996

(51)Int.Cl.

H01L 21/205

G02F 1/136

H01L 29/786

H01L 21/336

(21)Application number : 06-188043

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 10.08.1994

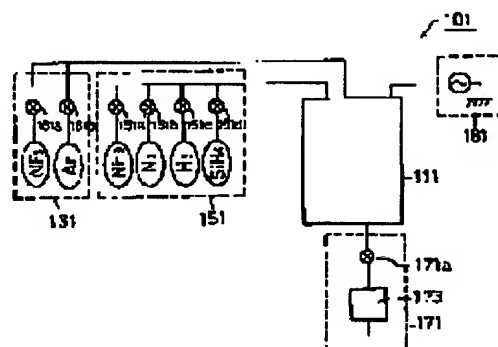
(72)Inventor : KAMIMURA TAKAAKI

(54) METHOD OF MANUFACTURING SEMICONDUCTOR FILM

(57)Abstract:

PURPOSE: To suppress the product dispersion and produce at a high yield by executing the actual film forming after a semiconductor film contg. Si and nitride film or N-containing oxide film on the semiconductor film easy to clean by a cleaning gas is deposited in a reactor.

CONSTITUTION: From a cleaning gas feed system 161 gases of NF₃ and Ar are fed respectively through valves 161a and 161b. A high frequency voltage is applied to remove unwanted films from the inner wall of a reactor and surfaces of a gas feed electrode, susceptor and mask by the plasma cleaning. Then, in the same condition as an actual film forming step, amorphous Si (a-Si:H) and Si nitride (SiN_x) are deposited 300 and 50Å thick on the susceptor. Then, a film forming step is executed to form a Si nitride film, semiconductor thin film and channel protecting film.



LEGAL STATUS

[Date of request for examination]

09.08.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3593363

[Date of registration]

03.09.2004

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-55804

(43) 公開日 平成8年(1996)2月27日

(51) Int. Cl.⁶

H01L 21/205

G02F 1/136

H01L 29/786

21/336

識別記号

庁内整理番号

F I

技術表示箇所

9056-4M

H01L 29/78

617

A

審査請求 未請求 請求項の数 4 O L (全6頁)

(21) 出願番号

特願平6-188043

(22) 出願日

平成6年(1994)8月10日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 上村 孝明

埼玉県深谷市幡羅町一丁目9番地2号 株

式会社東芝深谷電子工場内

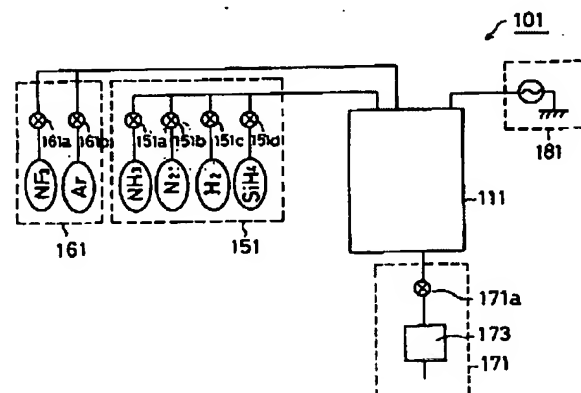
(74) 代理人 弁理士 則近 憲佑

(54) 【発明の名称】 半導体薄膜の製造方法

(57) 【要約】

【構成】 この発明は、半導体薄膜の製造方法であつて、半導体薄膜を堆積させる前に、反応炉内をフッ素 (F) を含むクリーニング・ガスで清浄する清浄工程と、反応炉内に少なくともシリコン (Si) を含む半導体被膜と、半導体被膜上に窒化被膜もしくは窒素含有酸化被膜を積層して堆積させる堆積工程とを備えている。

【効果】 この発明の半導体薄膜の製造方法によれば、清浄工程直後であっても、安定した膜特性が得られ、しかも従来に比べてパーティクル発生量の低い、液晶表示装置に適した半導体薄膜を得ることができる。



【特許請求の範囲】

【請求項 1】 シリコン (S i) を含む活性化された原料ガスに基づいて反応炉内で基板上に半導体薄膜を堆積させる半導体薄膜の製造方法において、

前記半導体薄膜を堆積させる前に、前記反応炉内をフッ素 (F) を含むクリーニング・ガスで清浄する清浄工程と、前記反応炉内に少なくとも前記シリコン (S i) を含む半導体被膜と、前記半導体被膜上に窒化被膜もしくは窒素含有酸化被膜を積層して堆積させる堆積工程とを具備したことを特徴とした半導体薄膜の製造方法。

【請求項 2】 請求項 1 記載の半導体薄膜の製造方法において、前記半導体被膜が 2 0 0 ~ 1 0 0 0 オングストロームの膜厚を有することを特徴とした半導体薄膜の製造方法。

【請求項 3】 請求項 1 記載の半導体薄膜の製造方法において、前記窒化被膜もしくは酸化被膜が 5 0 ~ 1 0 0 0 オングストロームの膜厚を有することを特徴とした半導体薄膜の製造方法。

【請求項 4】 請求項 1 記載の半導体薄膜の製造方法において、前記原料ガスはプラズマにより活性化されることを特徴とした半導体薄膜の製造方法。

【発明の詳細な説明】

【 0 0 0 1 】

【産業上の利用分野】 この発明は、半導体薄膜の製造方法に係り、特に薄膜トランジスタ (以下、 T F T と称する。) 等の活性層に有用な半導体薄膜の製造方法に関する。

【 0 0 0 2 】

【従来の技術】 従来、半導体薄膜をはじめ、各種薄膜の堆積に C V D (Chemical Vapor Diposition) 装置が用いられている。 C V D 装置には、原料ガスの活性化に、熱を用いるもの、光を用いるもの、プラズマ反応を用いるもの、更にはサイクロトロン共鳴を用いるもの等が知られている。中でも、プラズマ C V D 装置は、均質で、比較的生産性良く薄膜の堆積が可能であることから、各種分野で利用されている。

【 0 0 0 3 】 このようなプラズマ C V D 装置には、プラズマ反応により活性化された原料ガスを反応炉内に導き基板上に堆積させるもの、あるいは原料ガスを反応炉内で活性化して基板上に堆積させるもの等、種々の構成があるが、いずれにしても基板上のみならず、反応炉内壁等にも同様の薄膜が堆積される。この反応炉内壁や電極板に付着した膜が厚くなると、膜が剥離することによりパーティクルが発生し、製品の歩留まりを低下させる要因となっている。

【 0 0 0 4 】

【発明が解決しようとする課題】 このようなことから、反応炉内壁等に堆積される不要被膜の膜厚の程度に応じて、反応炉内の防着板や電極板等を交換・清浄する、あるいは四沸化炭素 (C F ₄) 、三沸化窒素 (N F ₃) 等

のフッ素系クリーニングガスとアルゴン (A r) 等のキャリアガスとを反応炉内に導入し、プラズマを発生させて反応炉内壁に堆積される不要膜を除去することが知られている。また、更に、反応炉内を清浄にした後、実際の成膜前に、基板を配置することなく、反応炉内壁に窒化被膜あるいは実際に成膜すると同一の半導体被膜を堆積させる、いわゆるプリコート工程を経ることにより、反応炉内の不純物を排気除去すると共に、反応炉内壁からの不純物が実際の成膜に悪影響を及ぼすことを防止する技術が、例えば特開昭 6 3 - 2 1 5 0 3 7 号、特開昭 6 3 - 2 6 7 4 3 0 号等で知られている。

【 0 0 0 5 】 しかしながら、窒化被膜によるプリコート工程を経ても、初期に成膜される半導体薄膜の移動度が、それ以降に成膜される半導体薄膜に比べて低く、成膜された半導体薄膜を活性層として用いた T F T にあつては、しきい値電圧が所望の範囲内に制御されないといった問題点があつた。また、半導体皮膜では、このプリコートによりパーティクルが増大するという問題点があつた。

【 0 0 0 6 】 この発明は、上記した技術課題に鑑み成されたものであつて、製造ばらつきを抑えられ、製造歩留り良く製造することが可能な半導体薄膜の製造方法を提供することを目的としている。

【 0 0 0 7 】

【課題を解決するための手段】 請求項 1 に記載される発明は、シリコン (S i) を含む活性化された原料ガスに基づいて反応炉内で基板上に半導体薄膜を堆積させる半導体薄膜の製造方法において、前記半導体薄膜を堆積させる前に、前記反応炉内をフッ素 (F) を含むクリーニング・ガスで清浄する清浄工程と、前記反応炉内に少なくとも前記シリコン (S i) を含む半導体被膜と、前記半導体被膜上に窒化被膜もしくは窒素含有酸化被膜を積層して堆積させる堆積工程とを具備したことを特徴としたものである。

【 0 0 0 8 】 請求項 2 に記載される発明は、請求項 1 記載の半導体薄膜の製造方法において、前記半導体被膜が 2 0 0 ~ 1 0 0 0 オングストロームの膜厚を有することを特徴としている。

【 0 0 0 9 】 請求項 3 に記載される発明は、請求項 1 記載の半導体薄膜の製造方法において、前記窒化被膜もしくは窒素含有酸化被膜が 5 0 ~ 1 0 0 0 オングストロームの膜厚を有することを特徴としている。請求項 4 に記載される発明は、請求項 1 記載の半導体薄膜の製造方法において、前記原料ガスはプラズマにより活性化されることを特徴としている。

【 0 0 1 0 】

【作用】 フッ素 (F) を含むクリーニング・ガスで清浄する清浄工程によれば、反応炉内の反応炉内壁、電極あるいはサセプタ等に付着するフッ素 (F) が、特に半導体薄膜の特性に影響を及ぼしてしまう。そこで、反応炉

内に残存するフッ素 (F) の影響を効率よく吸収除去し、しかもクリーニング・ガスで清浄が容易な被膜、即ちシリコン (Si) を含む半導体被膜と半導体被膜上に窒化被膜もしくは窒素含有酸化被膜を反応炉内に堆積させた後、実際の成膜を行うことにより、洗浄直後であっても、特性に優れた半導体薄膜の製造が可能になることを見出し、本発明に至った。

【0011】シリコン (Si) を含む半導体被膜を堆積させるのは、この半導体被膜が反応炉内に残存するフッ素 (F) を主とした不純物を膜中に旨くトラップし、これにより反応炉内に残存する不純物を激減させることができるためである。この半導体被膜としては、実際に成膜する半導体薄膜と同一組成とすれば、配管等を増加させる必要がない。また、半導体被膜は、反応炉内に残存する不純物を十分にトラップさせるためには、200オングストローム以上の膜厚とすることが好ましく、特に300オングストローム以上であれば十分である。しかしながら、膜厚が厚くなり過ぎると洗浄工程を頻繁に行う必要があることから、1000オングストローム以下であることが好ましい。

【0012】また、この発明にあつては、上記した半導体被膜上に窒化被膜もしくは窒素含有酸化被膜が積層されることを必須の要件としている。半導体被膜上に窒化被膜もしくは窒素含有酸化被膜を積層配置するのは、シリコン (Si) を含む半導体被膜が露出していると、真空中ではあっても半導体被膜表面が不所望な状態に酸化され、膜剥離し易くなるといった問題点を招くためであり、半導体被膜表面の酸化を防止する理由から窒化被膜もしくは窒素含有酸化被膜を積層する必要がある。

【0013】このように、クリーニング・ガスで清浄した後、少なくとも半導体被膜、および窒化被膜もしくは窒素含有酸化被膜を積層することにより、初めて上記した問題点が解決される。

【0014】この窒化被膜もしくは窒素含有酸化被膜は、半導体被膜が露出することがないように覆っていれば良く、厚膜とする必要はない。半導体被膜表面の酸化防止を考慮すると50オングストローム以上とすることが好ましく、やはり膜厚が厚くなり過ぎると洗浄工程を頻繁に行う必要があることから、1000オングストローム以下であることが好ましい。

【0015】この発明において、クリーニング・ガスによる清浄には、熱、光、プラズマ反応あるいはサイクロトロン共鳴等、適宜用いることができ、また、シリコン (Si) を含む原料ガスの活性化にも、同様に熱、光、プラズマ反応あるいはサイクロトロン共鳴等、適宜用いることができるが、中でもプラズマ反応を用いる手法は、均質で、比較的生産性良く薄膜の堆積が可能であることから、シリコン (Si) を含む半導体薄膜の堆積に有用である。

【0016】また、特開昭63-215037号あるい

は特開昭63-267430号等に記載されているように、クリーニング・ガスで清浄した後、更に水素プラズマ等より反応炉内を清浄してもかまわない。

【0017】

【実施例】以下、本発明の一実施例の半導体薄膜の製造方法について図面を参照して説明する。図1は、この実施例に用いられる半導体薄膜製造装置(101)の概略構成図であつて、この半導体薄膜製造装置(101)は、アルミナ (Al₂O₃) が表面に被着されて成るアルミニウム (Al) によって構成される反応炉を備えたCVD成膜系(111)、CVD成膜系(111)にシラン (SiH₄)、水素 (H₂)、窒素 (N₂) およびアンモニア (NH₃) の各原料ガスをそれぞれバルブ(151a)~(151d)を介して供給する原料ガス供給系(151)、CVD成膜系(111)に三沸化窒素 (NF₃) とアルゴン (Ar) とをそれぞれバルブ(161a)、(161b)を介して供給するクリーニングガス供給系(161)、CVD成膜系(111)内をバルブ(171a)を介して排気するドライポンプ(173)から構成される排気系(171)、CVD成膜系(111)に高周波電圧を供給する電源系(181)とを備えている。

【0018】このCVD成膜系(111)について、図2の概略断面図を参照して、更に詳細に説明する。CVD成膜系(111)は、図中上下方向に移動可能に支持された凹状の上収納体(121)と、上収納体(121)と合致する凹状の下収納体(131)とから成り、それぞれアルミニウム (Al) から成る反応炉(113)を備えている。上収納体(121)の上壁中央部には原料ガスを導入する導入孔(123)、下収納体(131)の側壁には排気系(171)に接続される排気孔(133)が形成されている。

【0019】そして、上収納体(121)には、導入孔(123)から導入される原料ガスを反応炉(113)内に均一に拡散させる吹き出し孔(143)を備えると共に、電気的に電源系(181)に接続されて一方の電極としても機能するアルミナ (Al₂O₃) が表面に被着されて成るアルミニウム (Al) から成るガス導入電極(141)が支持されている。

【0020】また、下収納体(131)上に支持され、一主表面上に基板を配置することが可能なアルミナ (Al₂O₃) が表面に被着されて成るアルミニウム (Al) から成るサセプタ(145)を備えている。このサセプタ(145)は、基板温度の制御が可能なヒーター(147)を内部に備えており、ガス導入電極(141)に対向する他方の電極と成すグランド電位に接続されている。そして、このサセプタ(145)一主表面上とマスク(149)とによって基板(11)が固定される。

【0021】以下に、このような半導体薄膜製造装置(101)を用いたアクティブマトリクス型液晶表示装置の製造方法について説明する。これは、例えば9.5インチの表示領域を備えたアクティブマトリクス型液晶表示装置を構成するアレイ基板が、1枚のガラス基板から4個

採取されるように 3 6 0 mm × 4 6 5 mm のガラス基板を使用するものである。

【 0 0 2 2 】まず、図 3 (a) に示すように、3 6 0 mm × 4 6 5 mm のガラス基板 (1 1) の一主面上にモリブデン・タンタル (Mo Ta) の被膜を形成し、これを複数本のストライプ状にパターンニングしてゲート電極 (1 3 a) およびゲート電極 (1 3 a) と一体の走査線 (図示せず) 並びに補助容量線 (1 3 b) を形成し、更にゲート電極 (1 3 a) および補助容量線 (1 3 b) 上にゲート絶縁膜として酸化シリコン (Si O₂) 膜 (1 5 a) を堆積する。

【 0 0 2 3 】このゲート電極 (1 3 a) 、補助容量線 (1 3 b) および酸化シリコン膜 (1 5 a) が配設されたガラス基板 (1 1) を、図示しないが、導入炉から搬送炉、搬送炉から反応炉 (1 1 3) に導く。

【 0 0 2 4 】ガラス基板 (1 1) は、ゲート電極 (1 3 a) 、補助容量線 (1 3 b) および酸化シリコン膜 (1 5 a) が配置された主表面が、図 2 に示すようにガス導入電極 (1 4 1) と対向するようにサセプタ (1 4 5) 上に配置し、その上にマスク (1 4 9) を配置する。そして、反応ガスとして 2 0 0 sccm の流量のシラン (Si H₄) 、1 0 0 0 sccm の流量のアンモニア (NH₃) 、7 0 0 0 sccm の流量の窒素 (N₂) を反応炉 (1 1 3) 内に導入すると共に、反応炉 (1 1 3) 内を 1 Torr に維持する。また、同時に、ヒーター (1 4 7) により加熱されたサセプタ (1 4 5) 上の基板 (1 1) 温度を 3 3 0 °C まで上昇させる。そして、電源系 (1 8 1) からガス導入電極 (1 4 1) に 1 3 0 0 W の高周波電圧を供給し、これによりシラン (Si H₄) およびアンモニア (NH₃) をプラズマ励起させて基板 (1 1) 上に 2 層目のゲート絶縁膜としてシリコンナイトライド (Si N_x) を 5 0 0 オングストロームの膜厚で堆積させる。

【 0 0 2 5 】この後、反応ガスとして 4 0 0 sccm の流量のシラン (Si H₄) 、1 4 0 0 sccm の流量の水素 (H₂) にガスを切り換えて反応炉 (1 1 3) 内に導入すると共に、基板 (1 1) 温度を 3 3 0 °C に制御し、更に 1 5 0 W の高周波電力を供給して、シリコンナイトライド (Si N_x) 上に半導体薄膜として非晶質シリコン (a - Si : H) を 5 0 0 オングストロームの膜厚で堆積させる。尚、非晶質シリコン (a - Si : H) の堆積に際しても反応炉 (1 1) 内を 1 Torr に維持する。

【 0 0 2 6 】再び、反応ガスとして 2 0 0 sccm の流量のシラン (Si H₄) 、1 0 0 0 sccm の流量のアンモニア (NH₃) 、キャリアガスとして 7 0 0 0 sccm の流量の窒素 (N₂) を反応炉 (1 1 3) 内に導入すると共に、基板 (1 1) 温度を 3 3 0 °C に制御し、更に 1 3 0 0 W の高周波電圧を供給して、チャネル保護膜としてシリコンナイトライド (Si N_x) を 3 0 0 0 オングストロームの膜厚で堆積させる。尚、シリコンナイトライド (Si N_x) の堆積に際しては反応炉 (1 1 3) 内は同様の 1 Torr に維持する。

【 0 0 2 7 】以上のようにして、図 3 (b) に示すよう

に、1 層目のゲート絶縁膜としてシリコン酸化膜 (1 5 a) を含む基板 (1 1) 上にシリコンナイトライド膜 (1 5 b) / 半導体薄膜 (1 7) / チャネル保護膜 (1 9) の 3 層を連続して堆積させた後、図 2 に示す反応炉 (1 1 3) 内を 5 0 mTorr に減圧し、図示しないが、この減圧状態と同様の減圧状態にある搬送炉を介して排出炉に導く。

【 0 0 2 8 】この後、図 3 (c) に示すように、半導体薄膜 (1 7) を島状にパターンニングして活性層 (1 8) とすると共に、またゲート電極 (1 3 a) をマスクとした裏面露光によりゲート電極 (1 3 a) に自己整合されたチャネル保護膜 (2 0) を形成する。

【 0 0 2 9 】この後、図 3 (d) に示すように、ITO (Indium Tin Oxide) を成膜し、パターンニングして画素電極 (2 1) を形成する。また、n⁺ 型の非晶質シリコン (a - Si : H) を堆積し、島状にパターンニングして低抵抗半導体膜 (2 5) を形成した後、モリブデン (Mo) 、アルミニウム (Al) およびモリブデン (Mo) の 3 層構造の導電体層 (2 9) を堆積する。

【 0 0 3 0 】この後、チャネル保護膜 (2 0) 上の低抵抗半導体膜 (2 5) をおよび導電体層 (2 9) を切断すると共に、導電体層 (2 9) をパターンニングして画素電極 (2 1) に接続されるソース電極 (3 1) 、信号線 (3 3) と一体のドレイン電極 (3 5) とをそれぞれ構成する。

【 0 0 3 1 】以上のようにして構成されたアレイ基板を用い、図示しないが、常法にしたがって対向基板と所定の間隔を隔てて貼り合わせ、基板間に液晶組成物を注入し、封止して液晶パネルを構成する。更に、液晶パネルと駆動回路基板とを電気的に接続すると共に、必要であれば液晶パネル外表面に偏光板を貼り付けて液晶表示装置を完成させた。

【 0 0 3 2 】ところで、この実施例では、上記したシリコンナイトライド膜 (1 5 b) / 半導体薄膜 (1 7) / チャネル保護膜 (1 9) の 3 層の連続成膜に先立ち、次のような操作を行っている。

【 0 0 3 3 】即ち、図 2 に示す反応炉 (1 1 3) の内壁、ガス導入電極 (1 4 1) 、サセプタ (1 4 5) およびマスク (1 4 9) の表面には、先の成膜工程での非晶質シリコン (a - Si : H) やシリコンナイトライド (Si N_x) が複数層にわたり堆積されている。

【 0 0 3 4 】このような反応炉 (1 1 3) の内壁、ガス導入電極 (1 4 1) 、サセプタ (1 4 5) およびマスク (1 4 9) の表面に堆積する非晶質シリコン (a - Si : H) やシリコンナイトライド (Si N_x) の膜厚が増大すると、成膜途中に膜中に小片として混入すること等が生じ、製造歩留りの低下を招いてしまう。特に、ガス導入電極 (1 4 1) とサセプタ (1 4 5) との間に挟まれる反応空間に接する領域、例えばガス導入電極 (1 4 5) の主表面やマスク (1 4 9) の表面等に堆積される不要被膜が問題となる。

【 0 0 3 5 】このため、反応空間に接する領域での不要被膜の膜厚が増大した際、反応炉 (1 1 3) 内壁を、クリー

ニングガス供給系(161) から 7 0 0 sccm の流量の三沸化窒素 (N F ₃) と 1 0 0 sccm の流量のアルゴン (A r) とをそれぞれバルブ(161a), (161b) を介して供給すると共に、1 5 0 0 W の高周波電圧を供給し、1 0 分間清浄して、反応炉(113) の内壁、ガス導入電極(141) 、サセプタ(145) およびマスク(149) の表面の不要被膜をプラズマ・クリーニングにより除去する。

【0 0 3 6】そして、このプラズマ・クリーニング後、実際の成膜の工程と同様の条件で、非晶質シリコン (a - S i : H) とシリコンナイトライド (S i N _x) とを堆積させる。尚、非晶質シリコン被膜およびシリコンナイトライド被膜の膜厚は、それぞれサセプタ(145) 上で 3 0 0 オングストローム、5 0 オングストロームとなるように行った。従って、反応空間外、例えば反応炉(113) の内壁にあっては、更に薄膜となっているが、反応空間での非晶質シリコン被膜およびシリコンナイトライド被膜の膜厚が所望の範囲内に制御されていれば良い。

【0 0 3 7】このような工程を経た後に、上記したシリコンナイトライド膜(15b) / 半導体薄膜(17) / チャネル保護膜(19) の 3 層の連続成膜を実施している。そして、この実施例では、上記した 3 層の連続成膜を 1 サイクルとして、1 0 サイクルを経た後、再びプラズマ・クリーニング工程、プリコート工程を実施した。

【0 0 3 8】上記した実施例によれば、プラズマ・クリーニング工程直後の T F T の活性層(18) と、成膜工程を 9 サイクル経た後の T F T の活性層(18) とでは、移動度に差異は認められなかった。

【0 0 3 9】また、上記した実施例により得られた T F T (A) 、プラズマ・クリーニング工程後にプリコート工程を経ることなく作成された T F T (B) 、プラズマ・クリーニング工程後にシリコンナイトライド被膜を堆積させない以外は実施例と同様のプリコート工程を経て作成された T F T (C) 、プラズマ・クリーニング工程後に非晶質シリコン被膜を堆積させない以外は実施例と同様のプリコート工程を経て作成された T F T (D) のしきい値電圧をそれぞれ測定したところ、T F T (A) : 2 V, T F T (B) : 5 V, T F T (C) : 2 V, T F T (D) : 5 V であった。

【0 0 4 0】また、T F T (A) と T F T (C) の製造途中で、サセプタ(145) 上に付着する 3 ミクロン以上のパーティクルを測定したところ、T F T (C) の製造途中では 0 . 0 8 個 / c m ² であったものが、T F T (A) 製造途中では 0 . 0 5 個 / c m ² 以下に減少させ

ることができた。

【0 0 4 1】以上のように、この実施例によれば、清浄工程直後であっても、安定した膜特性が得られ、しかも従来に比べて製造途中でのパーティクル発生量の低い、液晶表示装置に適した絶縁膜と非晶質シリコンの積層膜を得ることができた。

【0 0 4 2】上述した実施例では、基板の主表面に対して平行に電極が配置され、しかも基板の主表面に対して原料ガスが垂直に照射される平行平板型のプラズマ C V D 装置を例にとり説明したが、これに限定されるものではない。

【0 0 4 3】また、プリコート工程において、非晶質シリコン (a - S i : H) 被膜とシリコンナイトライド (S i N _x) 被膜とを積層する場合を例にとり説明したが、シリコンナイトライド (S i N _x) 被膜に代えて窒素含有シリコン酸化膜 (S i O N) を用いても良い。この場合は、原料ガス供給系(151) に亜酸化窒素 (N ₂ O) を加え、亜酸化窒素 (N ₂ O) 、シラン (S i H ₄) および窒素 (N ₂) をプラズマ励起させて堆積すれば良い。更に、プリコート工程を、シリコンナイトライド被膜 / 非晶質シリコン被膜 / シリコンナイトライド被膜の三層構造としても良い。

【0 0 4 4】

【発明の効果】この発明の半導体薄膜の製造方法によれば、清浄工程直後であっても、安定した膜特性が得られ、しかも従来に比べてパーティクル発生量の低い、液晶表示装置に適した半導体薄膜を得ることができる。

【図面の簡単な説明】

【図 1】図 1 は、本発明の一実施例の半導体薄膜の製造方法に用いられる半導体薄膜製造装置の概略構成図である。

【図 2】図 2 は、図 1 の C V D 成膜系の概略断面図である。

【図 3】図 3 は、本発明の一実施例の半導体薄膜の製造プロセスを示す図である。

【符号の説明】

(101) …半導体薄膜製造装置

(111) …C V D 成膜系

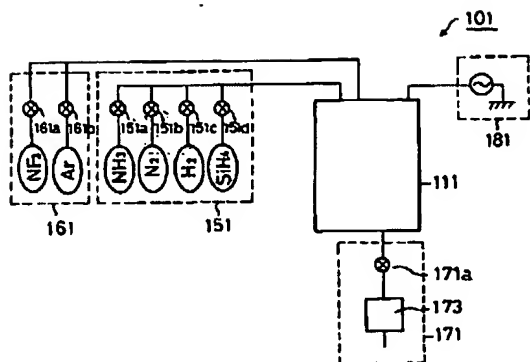
(151) …原料ガス供給系

(161) …クリーニングガス供給系

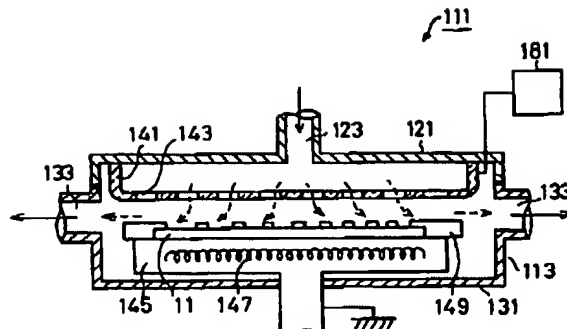
(171) …排気系

(181) …電源系

【図 1】



【図 2】



【図 3】

